

バイアスTインダクタ設計支援ツール 操作マニュアル



2020年8月
株式会社村田製作所

ツール概要

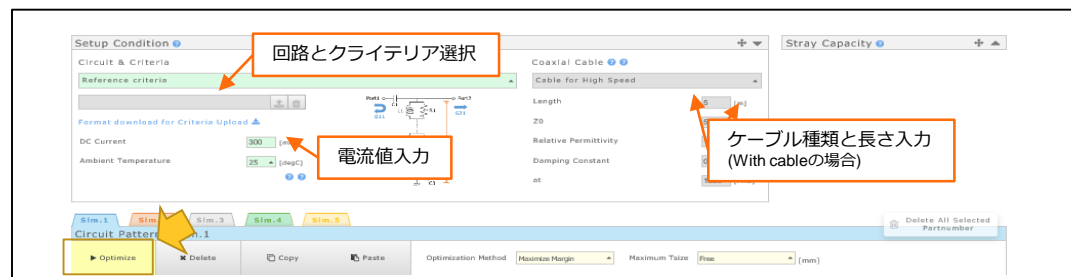
<https://ds.murata.co.jp/bist/?lclid=ja>

muRata
INNOVATOR IN ELECTRONICS

PoCバイアスTインダクタの選定が簡単な操作だけで実現します。

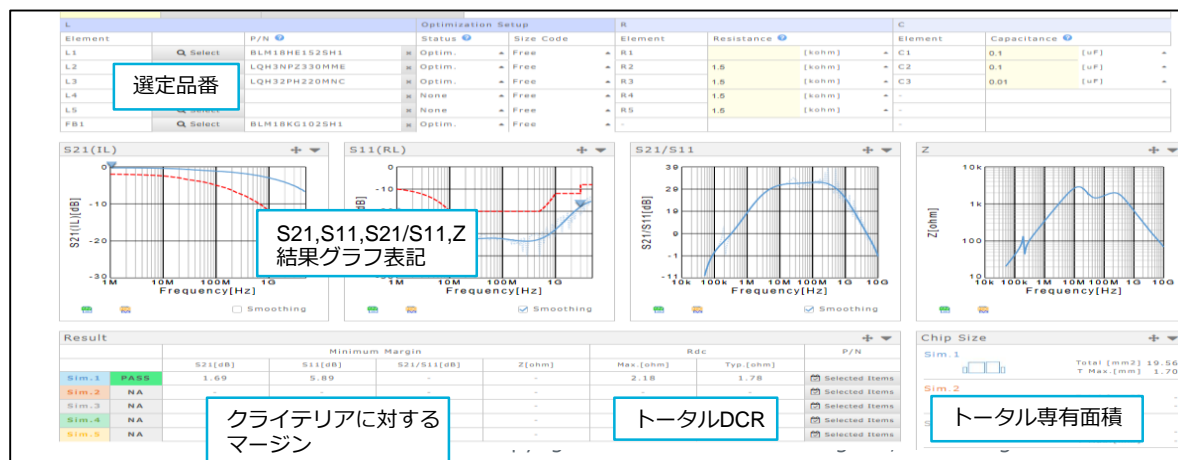
操作

- 条件設定(回路、クライテリア、電流、ケーブル(ケーブル有の場合))
- Optimizeボタンを押す



結果

- 最適な製品の組み合わせ
- S21(IL)、S11(RL)、S21/S11、Zのグラフ表示
- クリアしたい基準に対するPass/Fail
- 基準に対する最小マージン、フィルタのトータルDCR/面積、最大高さ



目次

1, はじめに

1. PoCとは
2. PoCシステムの代表的な回路図
3. バイアスTインダクタ特性が信号品位に与える影響
4. PoCバイアスTフィルタ選定の重要性

2, ツール機能について

1. シミュレーション可能な回路
2. クライテリアについて
3. ケーブルについて
4. 基板の浮遊容量設定
5. 最適化自動選定

3, ツール概要

1. 各セクションの説明
2. 各項目の詳細説明

4, ツール活用事例

1. 使用事例1 (With cable回路で自動選定)
2. 使用事例2 (Without cable回路で自動選定)
3. 使用事例3 (自動選定条件を変更して比較する)
4. 使用事例4 (自動選定後にLを手動で選びなおす)
5. 使用事例5 (判定がFailになり条件緩和する)
6. 使用事例6 (L1の並列抵抗素子を削減する)

1, はじめに

1. PoCとは
2. PoCシステムの代表的な回路図
3. バイアスTインダクタ特性が信号品位に与える影響
4. PoCバイアスTフィルタ選定の重要性



目次に戻る

2, ツール機能について

1. シミュレーション可能な回路
2. クライテリアについて
3. ケーブルについて
4. 基板の浮遊容量設定
5. 最適化自動選定

3, ツール概要

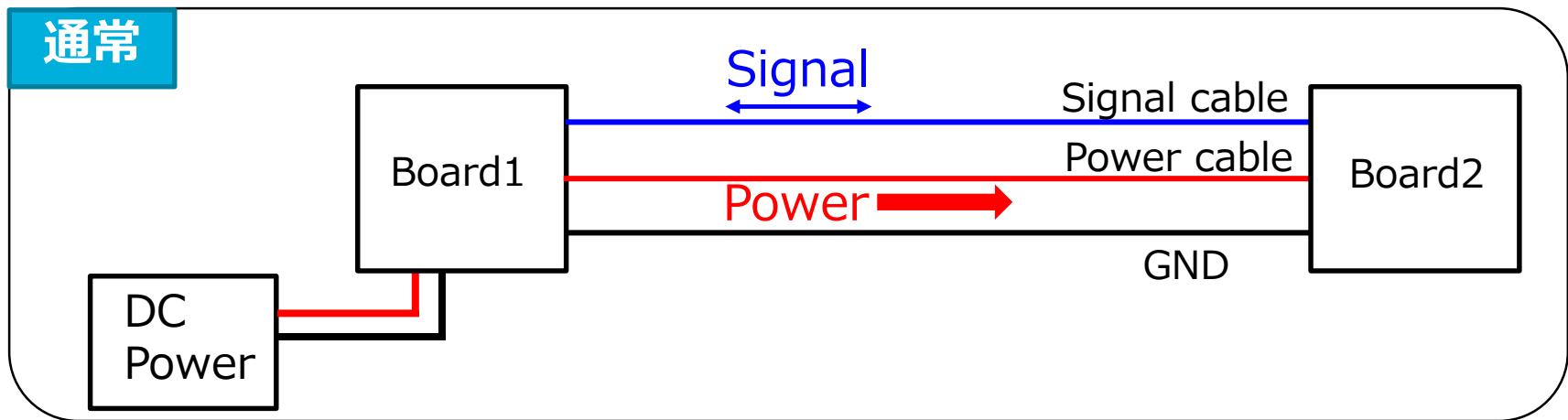
1. インターフェースの説明
2. 各項目の設定と結果表示

4, ツール活用事例

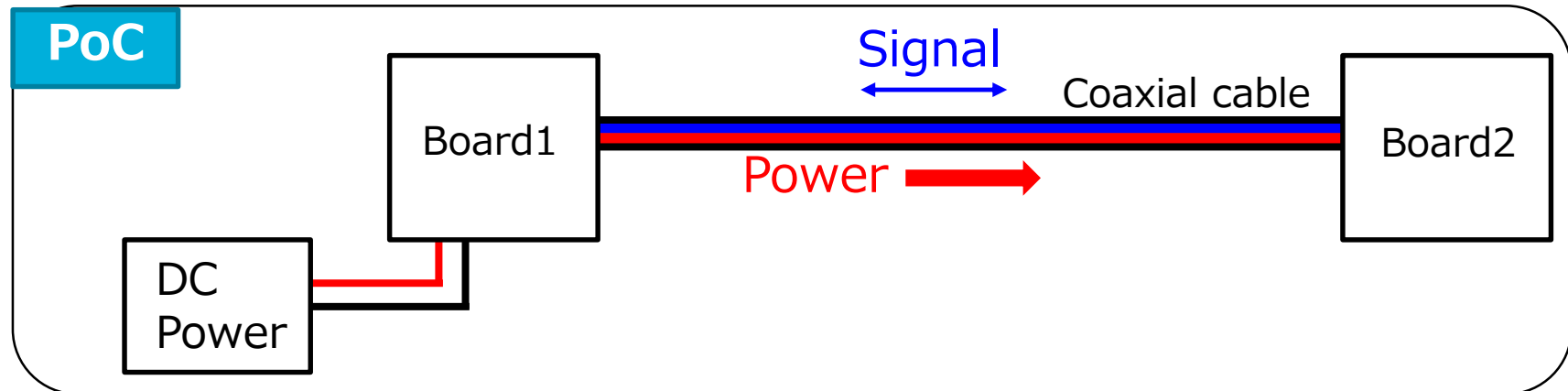
1. 使用事例1 (With cable回路で自動選定)
2. 使用事例2 (Without cable回路で自動選定)
3. 使用事例3 (自動選定条件を変更して比較する)
4. 使用事例4 (自動選定後にLを手動で選びなおす)
5. 使用事例5 (判定がFailになり条件緩和する)
6. 使用事例6 (L1の並列抵抗素子を削減する)

1-1, PoCとは

通常

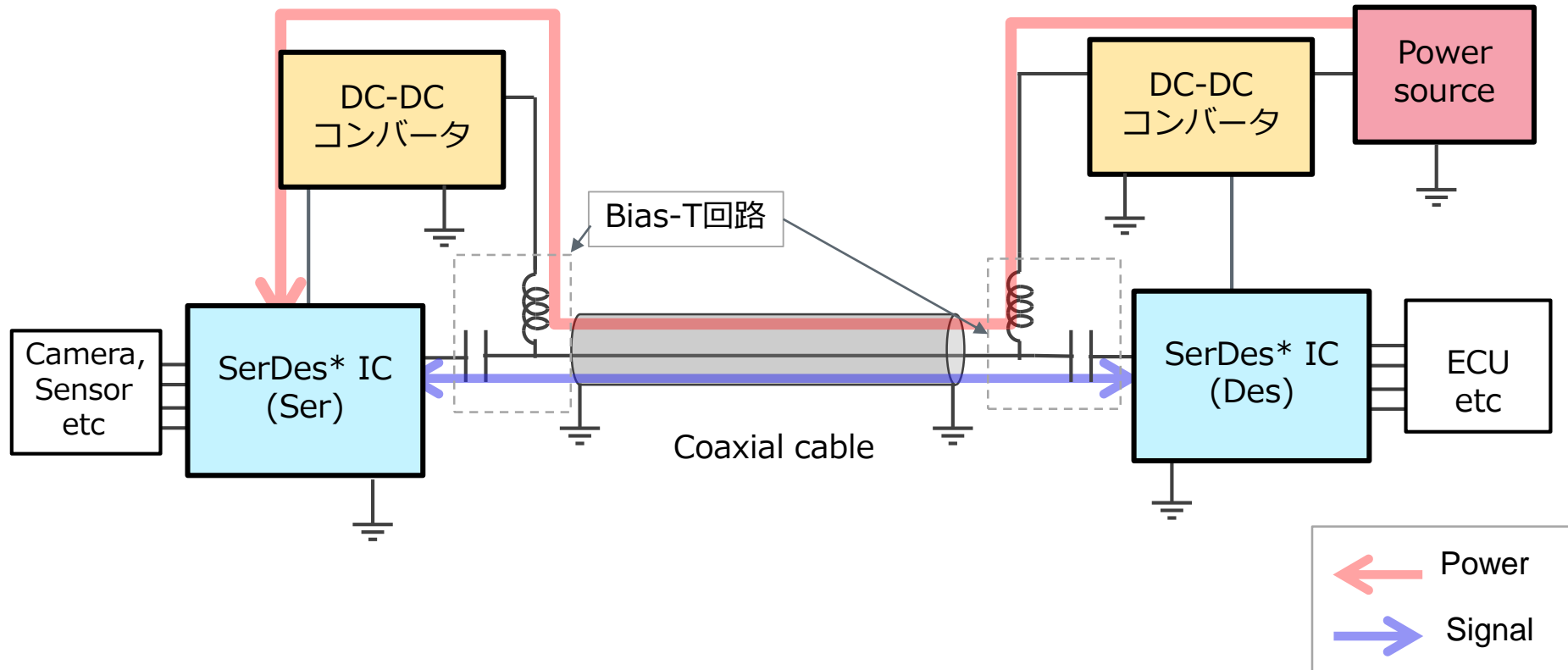


PoC



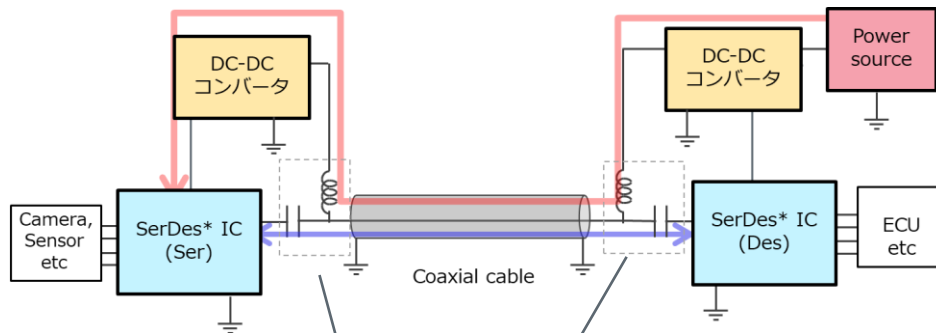
PoC(Power over Coax)は1本の同軸ケーブルで電源と信号を同時に伝送する技術です。(ケーブル本数削減に寄与します)

1-2, PoCシステムの代表的な回路



Bias-T回路で高周波のSignalとDCのPowerが分離されます。

1-3, PoCシステムのBias-Tインダクタの役割



DCをブロック

高周波をブロック

コンデンサでDC成分のICへの流入を防ぎ、
インダクタで高周波成分の電源ラインへの流入を防ぎます。

Bias-T回路

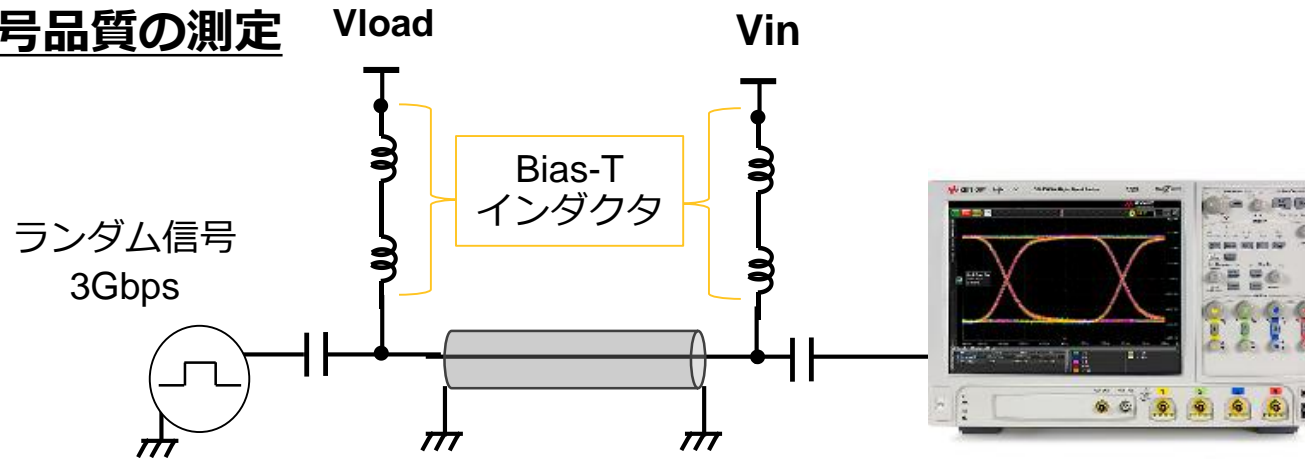
特に伝送特性に影響の大きいBias-Tインダクタの選定は重要です

1-4, Bias-Tインダクタ特性が信号品質に与える影響

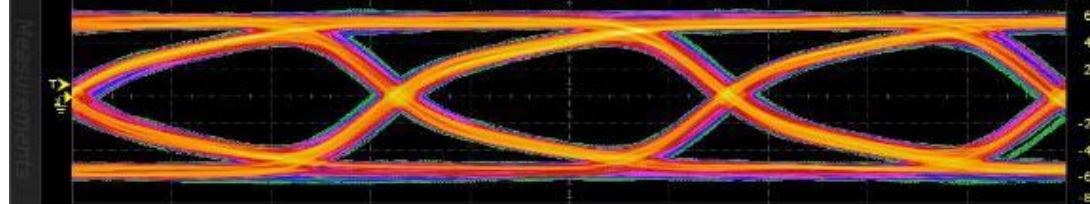
muRata

INNOVATOR IN ELECTRONICS

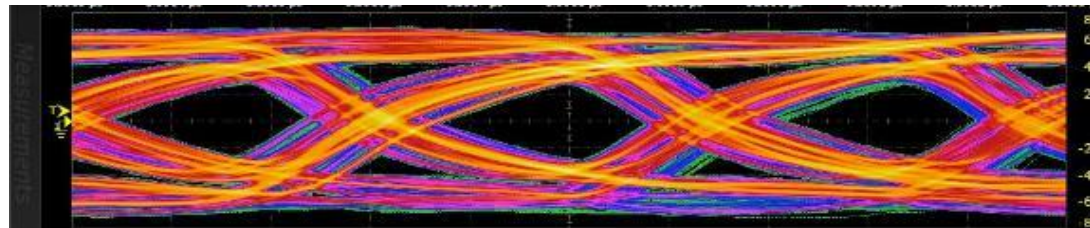
信号品質の測定



特性の良好な
Bias-Tインダクタ



特性の不十分な
Bias-Tインダクタ



信号品質を確保できるBias-Tインダクタの選定が必要です。

1, はじめに

1. PoCとは
2. PoCシステムの代表的な回路図
3. バイアスTインダクタ特性が信号品位に与える影響
4. PoCバイアスTフィルタ選定の重要性

2, ツール機能について

1. シミュレーション可能な回路
2. クライテリアについて
3. ケーブルについて
4. 基板の浮遊容量設定
5. 最適化自動選定



目次に戻る

3, ツール概要

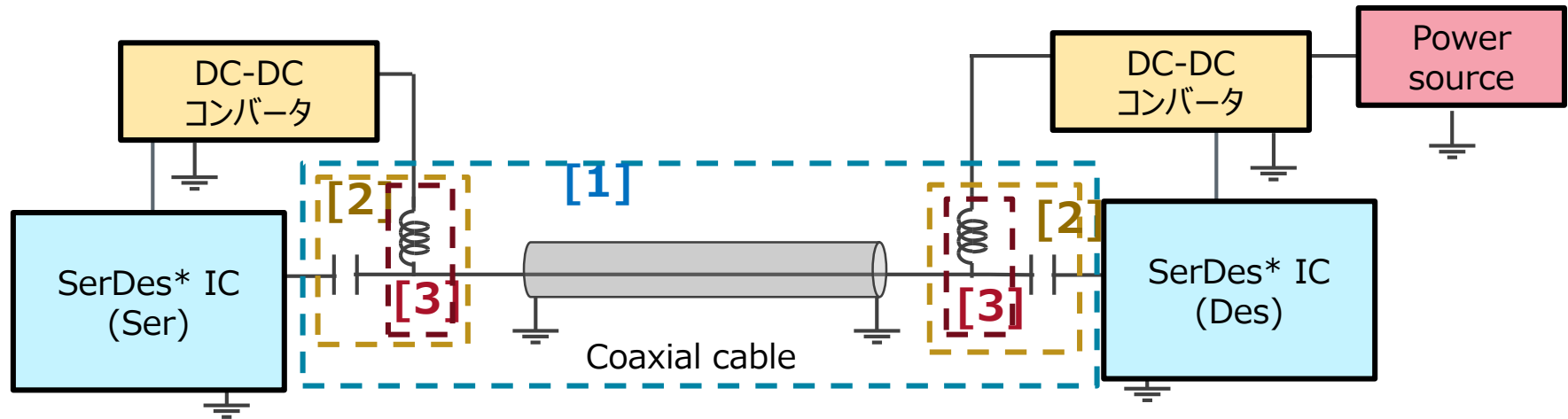
1. インターフェースの説明
2. 各項目の設定と結果表示

4, ツール活用事例

1. 使用事例1 (With cable回路で自動選定)
2. 使用事例2 (Without cable回路で自動選定)
3. 使用事例3 (自動選定条件を変更して比較する)
4. 使用事例4 (自動選定後にLを手動で選びなおす)
5. 使用事例5 (判定がFailになり条件緩和する)
6. 使用事例6 (L1の並列抵抗素子を削減する)

2-1, シミュレーション可能な回路

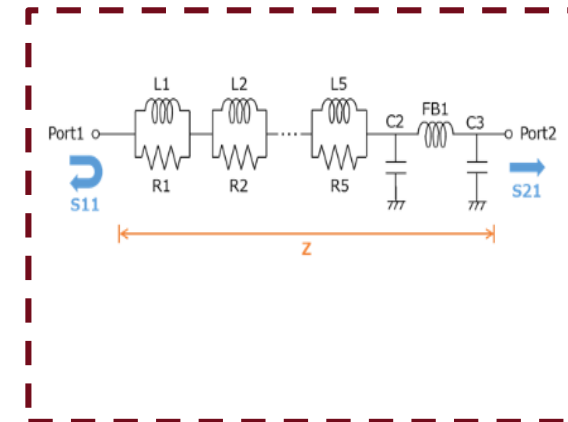
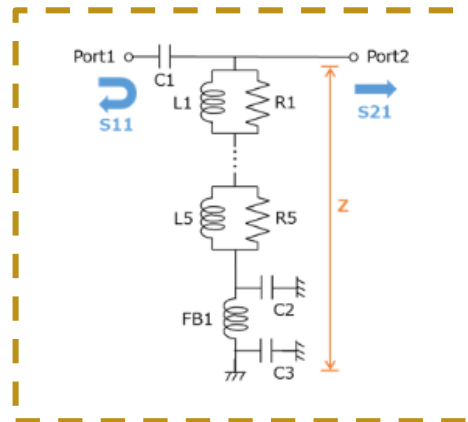
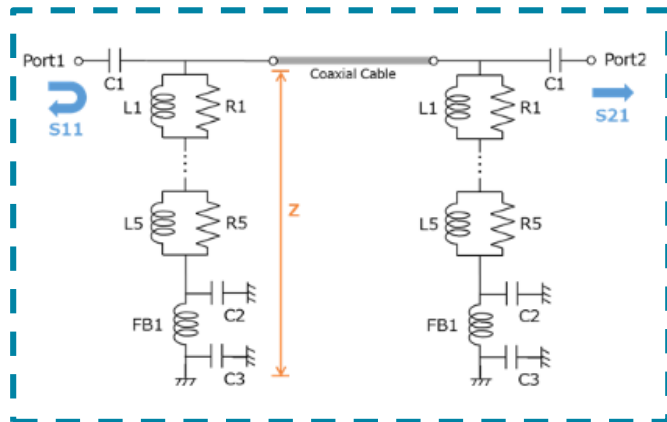
3種類の回路でのシミュレーションが可能です。



[1] With cable

[2] Without cable

[3] Only circuit



2-2, クライテリアについて

信号品質を保つためにクリアすべきS21、S11、S21/S11の基準値が、各ICメーカーやお客様独自で設定されています。

この基準をクリアするインダクタの組み合わせを自動選定します。

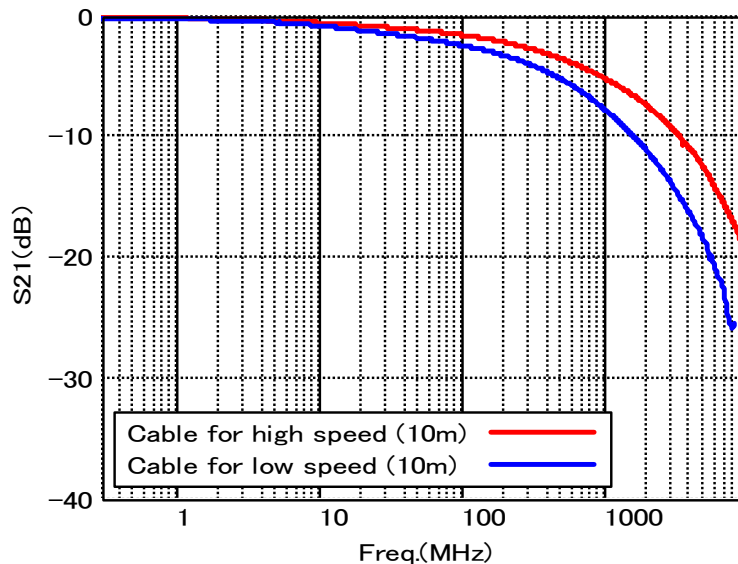
このツールでは下記から選択が可能です。

- ICメーカー推奨のクライテリア選択
- 村田独自で設定したクライテリア選択
- 御社独自のクライテリアをアップロード

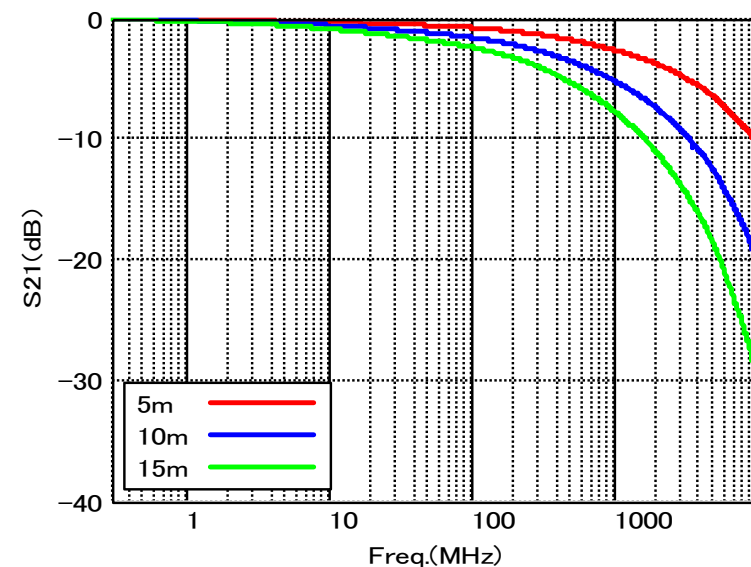
2-3, 同軸ケーブルについて

ケーブル種類と長さにより損失が異なります。
ケーブル有りの回路でシミュレーションを実施する場合は、ケーブル自体の特性を考慮した設定が必要です。

Cable lengthとS-parameterの関係



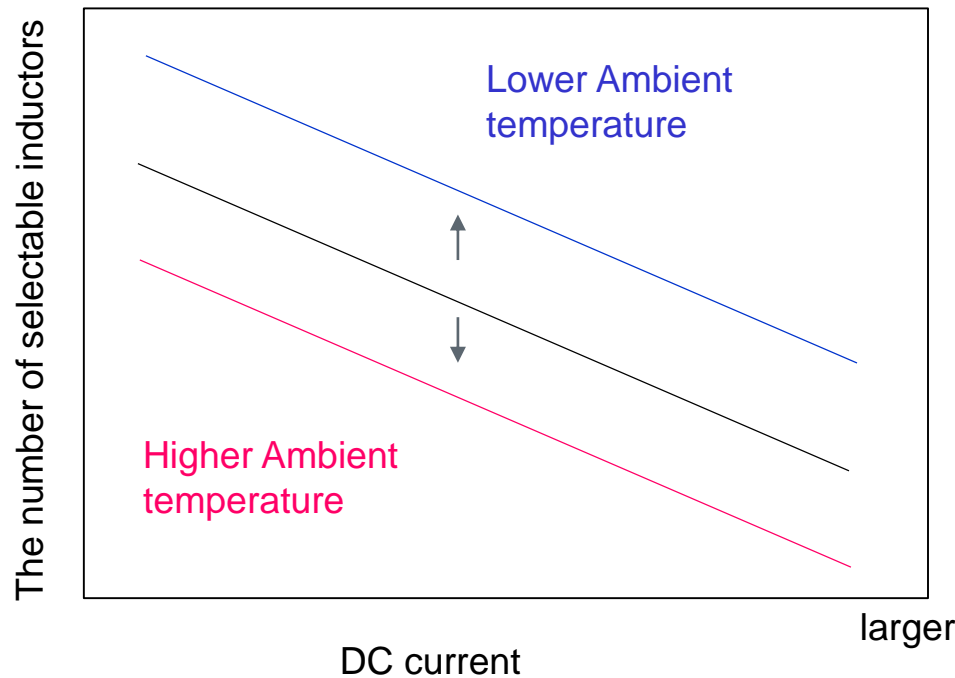
本シミュレーターでは2種類のケーブルを選択できるようにしています。



Cable lengthは適正な値を入力してください。
(通常 ≤ 15meter)

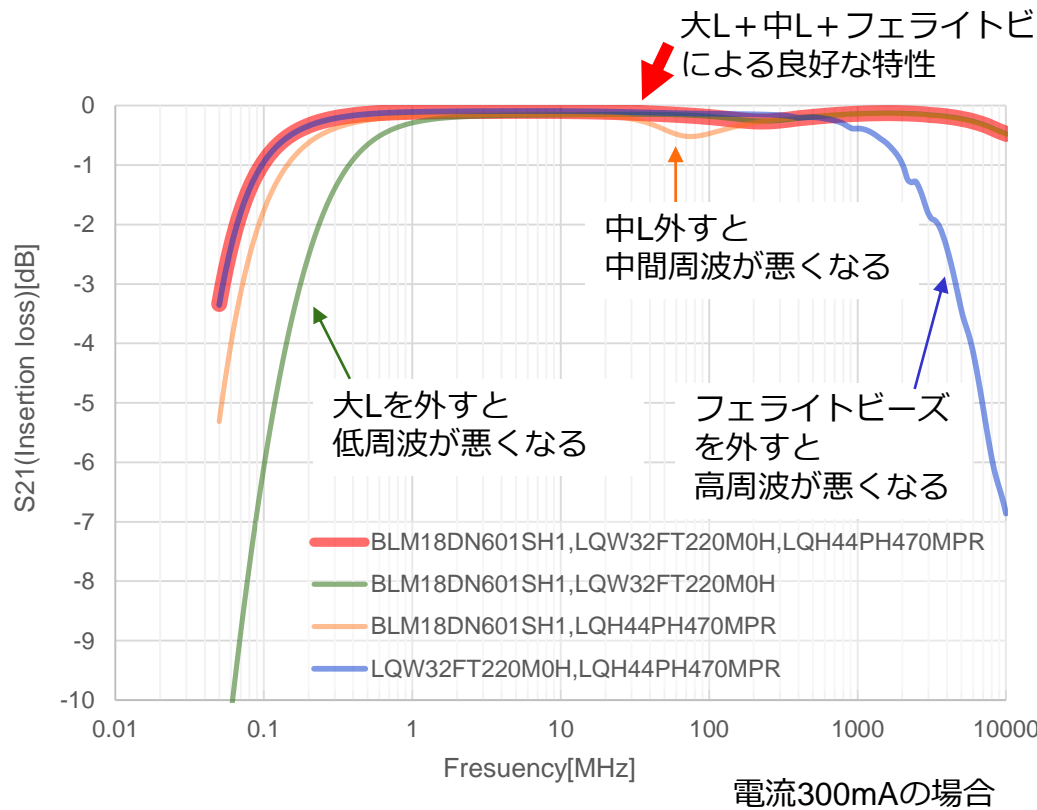
2-4, 電流・温度・サイズの設定について

条件設定により、条件にあうインダクタに絞られます。
周囲温度条件・電流条件を緩和することで選択できるインダクタの数が増えます。

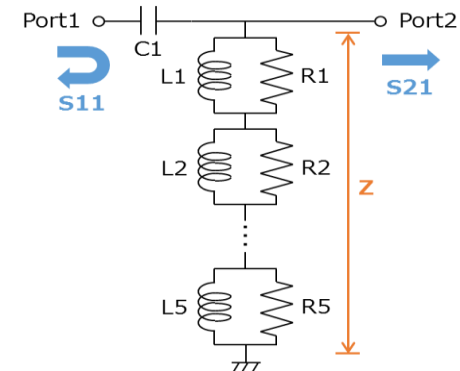


2-5, Bias-Tインダクタの直列接続について

Bias-T回路として低周波から高周波まで広い帯域で損失を低減し信号品質を確保するには、**Bias-Tインダクタを複数直列に使用する**必要があります



- ・ 低周波をカバーする大Lインダクタ、
- ・ 中間周波数をカバーする中Lインダクタ、
- ・ 高周波をカバーするフェライトビーズの組み合わせで広帯域で損失が低減できる

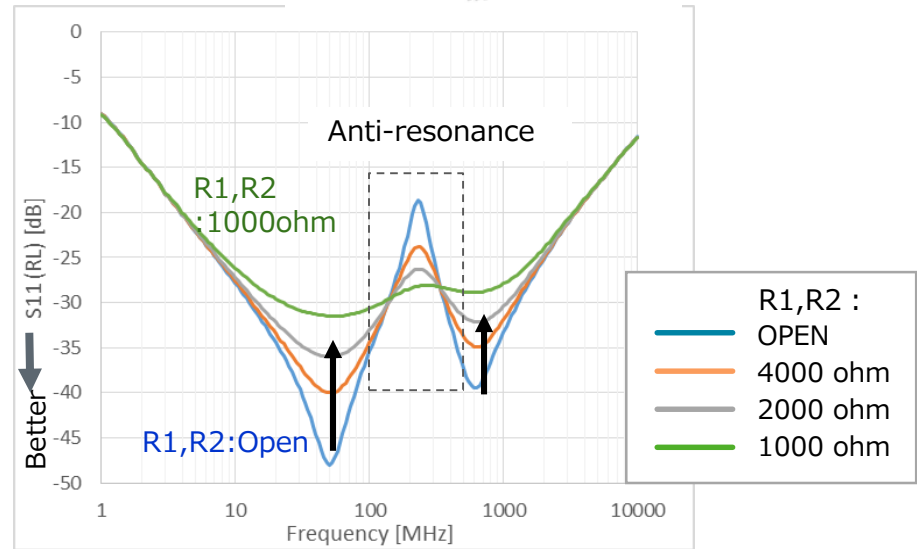
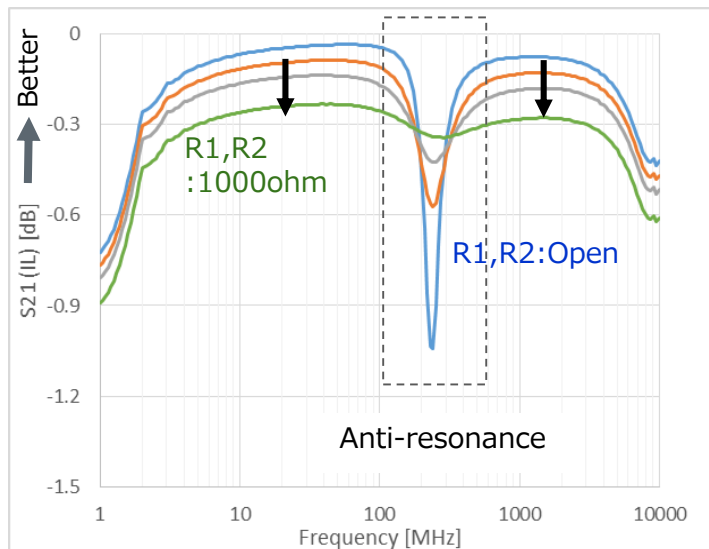
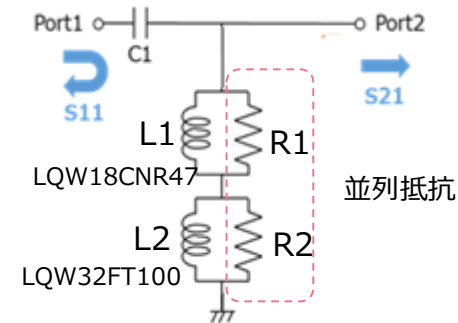


本ツールでは最大5個のインダクタを直列接続した場合のシミュレーションが可能です。
またこのBias-Tインダクタの選定を自動で行います

2-6, 並列抵抗の選び方

Bias-Tインダクタを複数個直列につなぐと反共振が発生します。
各インダクタに**並列抵抗を追加することで反共振を抑制**できます。
一方で**反共振点以外の特性は悪化**します。
適切な抵抗値を選定することで目標特性を満たすフィルタ特性が得られます。

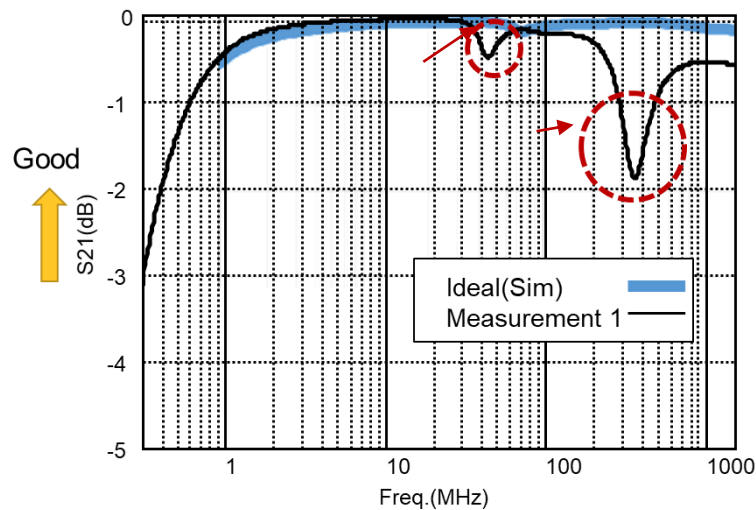
L1:LQW18CNR47、L2:LQW32FT100とし、
その並列抵抗R1,R2をOpen,1000ohm,2000ohm,4000ohm
にした場合の結果が下記になります。



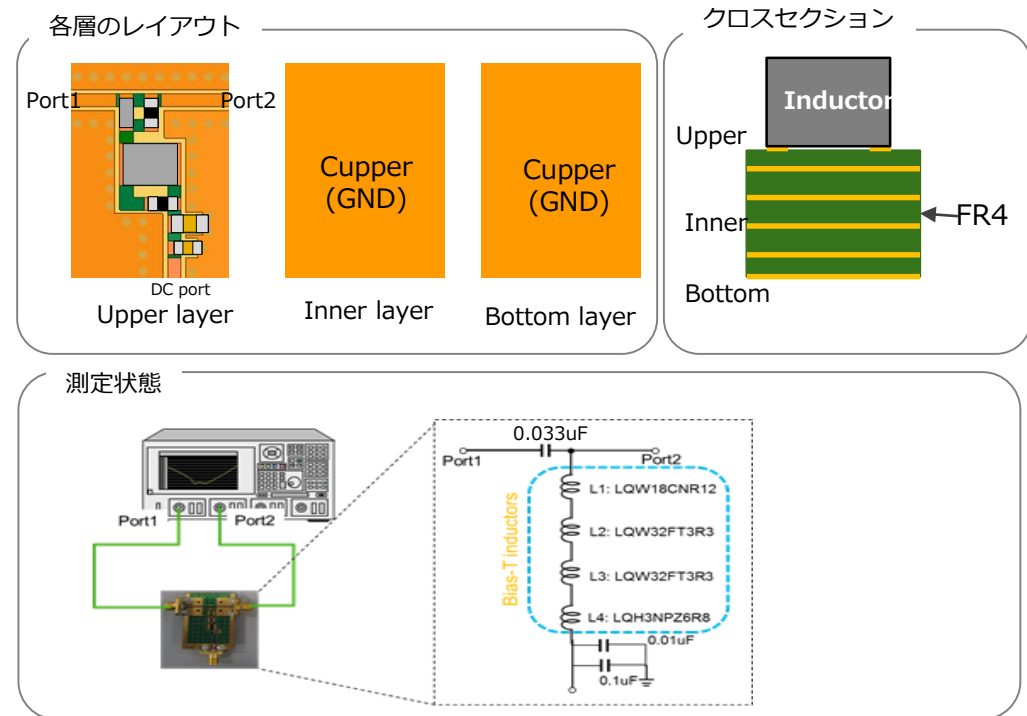
2-7, 基板の浮遊容量の影響1

シミュレーション値(理想状態)と実測値(基板実装)では特性結果に差が発生します。
実測値では反共振がより顕著に表れます。

シミュレーション値(理想特性) vs. 実測値(基板実装)

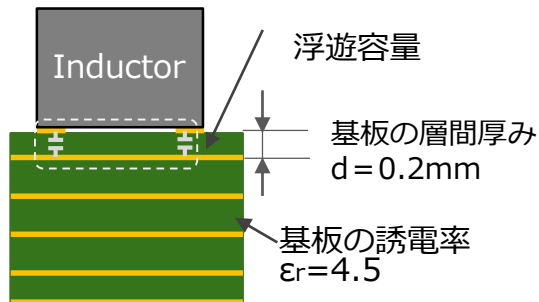


実際の基板レイアウトと測定状態



2-7, 基板の浮遊容量の影響1

実際の状態では、インダクタと基板内層の間に発生する浮遊容量の影響が特性に現れます。
浮遊容量を考慮してシミュレーションすると、計算値は実測値に近づきます



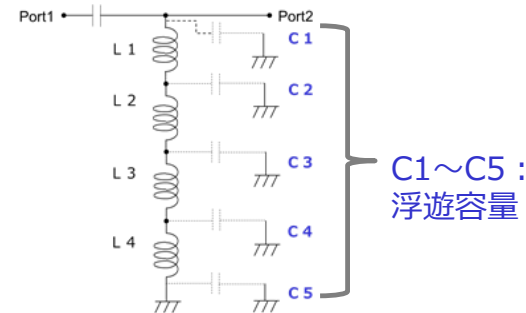
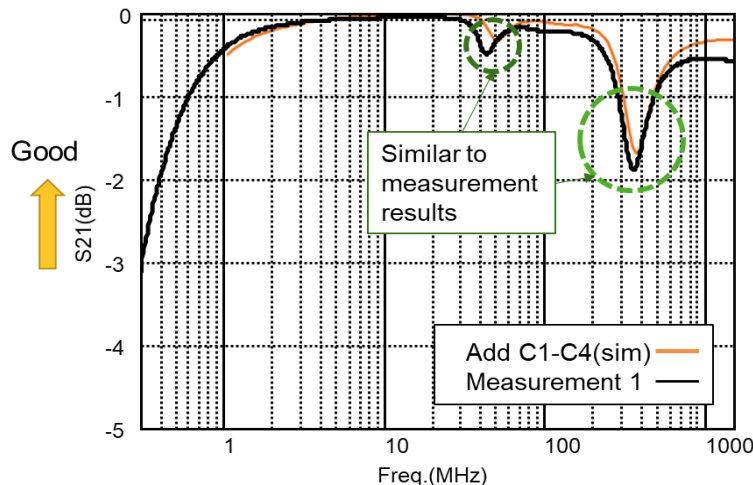
部品サイズと基板情報から浮遊容量を計算。
[$C = \epsilon \times S / d$] (S : 面積)

今回のケースでは

C1	C2	C3	C4
0.25pF	1.6pF	1.6pF	1.8pF

↓ シミュレーションに反映

シミュレーション値(浮遊容量加味) vs. 実測値(基板実装)

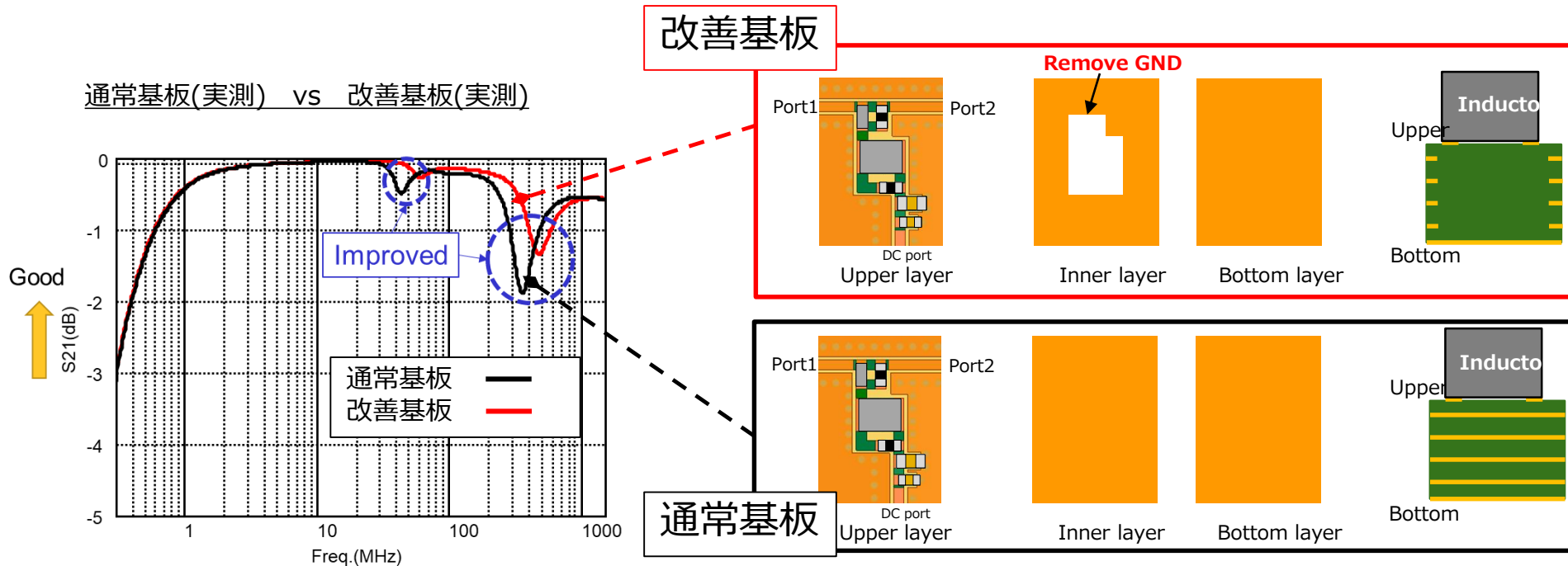


本シミュレーターではできるだけ実際の特性に近い計算ができるように、
浮遊容量の設定を可能にしました。

2-7, 基板による浮遊容量の影響2

浮遊容量が小さいほど反共振は小さくなります。

実装基板の内層グランドを削除することで反共振を抑制することができます



本シミュレーターでは、改善基板での浮遊容量値をDefaultとして設定しています。
部品サイズ、基板特性によって変化する値であるため、
ユーザーが自由に値を変更してシミュレーションを実施することも可能です。

1, はじめに

1. PoCとは
2. PoCシステムの代表的な回路図
3. バイアスTインダクタ特性が信号品位に与える影響
4. PoCバイアスTフィルタ選定の重要性

2, ツール機能について

1. シミュレーション可能な回路
2. クライテリアについて
3. ケーブルについて
4. 基板の浮遊容量設定
5. 最適化自動選定

3, ツール概要

- 1. インターフェースの説明**
- 2. 各項目の設定と結果表示**

 [目次に戻る](#)

4, ツール活用事例

1. 使用事例1 (With cable回路で自動選定)
2. 使用事例2 (Without cable回路で自動選定)
3. 使用事例3 (自動選定条件を変更して比較する)
4. 使用事例4 (自動選定後にLを手動で選びなおす)
5. 使用事例5 (判定がFailになり条件緩和する)
6. 使用事例6 (L1の並列抵抗素子を削減する)

3-1, インターフェースの説明

条件設定

構成素子設定と選定品番表示

Optimization Setup				R				C			
Element	P/N	Status	Size Code (mm/inch)	Element	Resistance	Element	Capacitance				
L1	BLM18EG471SH1	Optim.	Free	R1	[kohm]	C1	0.1 [uF]				
L2	LQH44PH470MPR	Optim.	Free	R2	1.5 [kohm]	C2	0.1 [uF]				
L3	LQH3NPZ470MME	Optim.	Free	R3	1.5 [kohm]	C3	0.01 [uF]				
L4	[Q Select]	None	Free	R4	1.5 [kohm]	-	-				
L5	[Q Select]	None	Free	R5	1.5 [kohm]	-	-				
FB1	BLM18KG102SH1	Optim.	Free	-	-	-	-				

結果表示

Result		Minimum Margin				Rdc		P/N
Sim.	Status	S21[dB]	S11[dB]	S21/S11[dB]	Z[ohm]	Max.[ohm]	Typ.[ohm]	
Sim.1	PASS	1.74	6.54	-	-	2.17	1.77	Selected Items
Sim.2	NA	-	-	-	-	-	-	Selected Items
Sim.3	NA	-	-	-	-	-	-	Selected Items
Sim.4	NA	-	-	-	-	-	-	Selected Items
Sim.5	NA	-	-	-	-	-	-	Selected Items

Chip Size

Green cell: Required

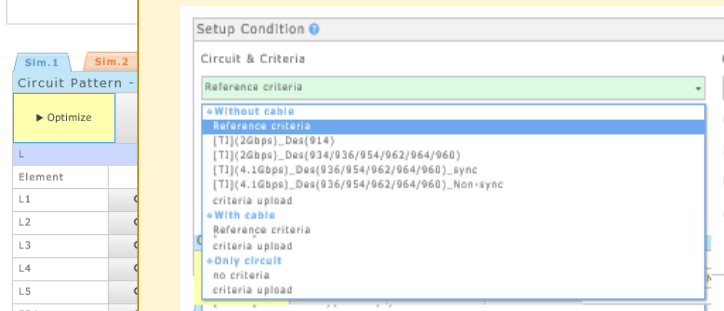
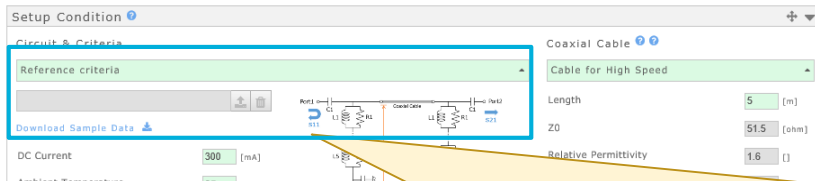
Yellow cell: Editable

Gray cell: Uneditable

T Max.[mm] -

3-2, 各項目の説明 条件設定

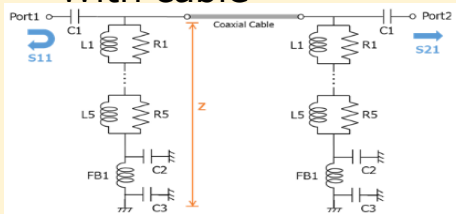
回路とクライテリア



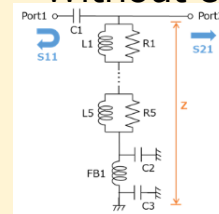
プルダウンメニューから回路とクライテリアを選択可能です

◆ 選択可能な回路

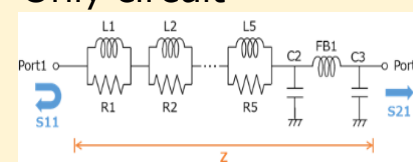
● With cable



● Without cable

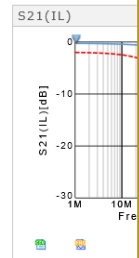


● Only circuit



◆ 選択可能なクライテリア

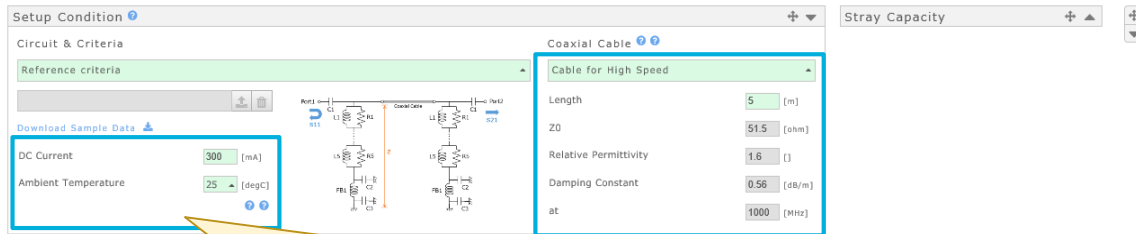
- ICメーカー様推奨のクライテリア
- 村田独自で設定したクライテリア
- 御社独自のクライテリアをアップロード



Result
Sim.1 PASS
Sim.2 NA
Sim.3 NA
Sim.4 NA
Sim.5 NA

3-2, 各項目の説明 条件設定

電流・周囲温度、ケーブル条件



DC Current 500 [mA]
Ambient Temperature 25 [degC]

- < 部品に求められる定格電流値の入力
- < 周囲温度の選択
(25、85、105、115、125℃から選択可能)

回路選択でWith cable選択の場合

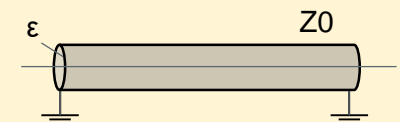


< ケーブルの選択 (High speed: Max20GHz、Low speed: Max8.5GHz)

< ケーブル長の入力

ケーブルファクター (ケーブル選択で“Edit”を選んだ場合編集可能)

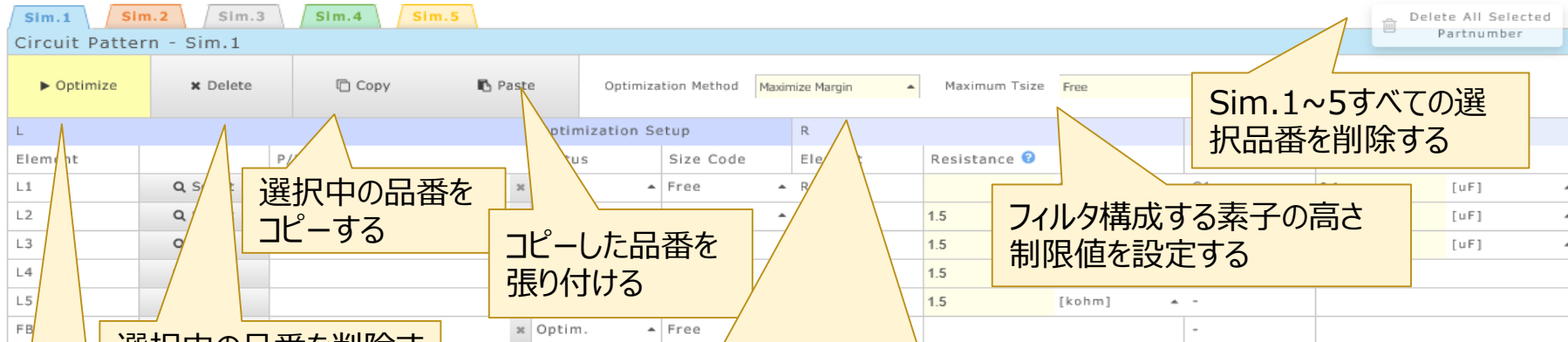
- Z0 : 特性インピーダンス
- Relative permittivity : ケーブルの誘電率
- Damping constant : ケーブルのロス



Damping constant

3-2, 各項目の説明

構成要素設定と選定品番表示



最適品番の組み合わせ
自動選定実行

選択中の品番を削除する

選択中の品番を
コピーする

コピーした品番を
張り付ける

フィルタ構成する素子の高さ
制限値を設定する

Sim.1~5すべての選
択品番を削除する

選定メソッド

Maximize Margin

: 最も特性の良くなる品番の組み合わせを求める

Minimize Size

: クライテリアを満たした上で最もサイズの小さくなる品番の
組み合わせを求める

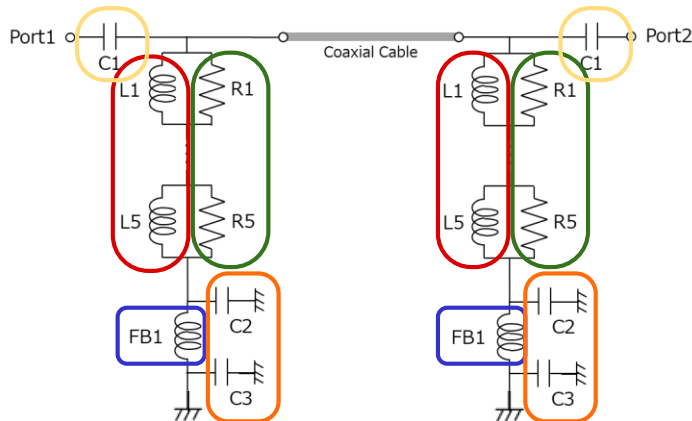
3-2, 各項目の説明

構成素子設定と選定品番表示

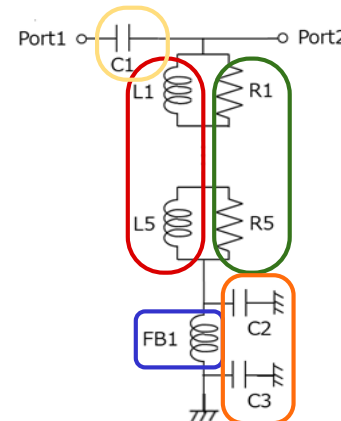
Circuit Pattern - Sim.1					Delete All Selected Partnumber		
▶ Optimize ✕ Delete 📄 Copy 📄 Paste Optimization Method: Maximize Margin Maximum Tsize: Free [mm]							
L					R		
Element		P/N	Status	Size Code	Element	Resistance	C
L1	Q Select	BLM18AG102SH1	✕ Optim.	Free	R1	[kohm]	C1
L2	Q Select	LQW32FT100M0H	✕ Optim.	Free	R2	1.5 [kohm]	C2
L3	Q Select	LQH3NPZ680MME	✕ Optim.	Free	R3	1.5 [kohm]	C3
L4	Q Select		✕ None	Free	R4	1.5 [kohm]	-
L5	Q Select		✕ None	Free	R5	1.5 [kohm]	-
FB1	Q Select	BLM18KG102SH1	✕ Optim.	Free	-	-	-

L1~L5 : バイアスTフィルタを構成する品番
 R1~R5 : 並列抵抗
 C1 : DC カットコンデンサ
 C2,C3 : デカップリングコンデンサ
 FB : フェライトビーズ(ノイズフィルタ用途)

With cable



Without cable



3-2, 各項目の説明

構成素子設定と選定品番表示

Sim.1 Sim.2 Sim.3 Sim.4 Sim.5

Circuit Pattern - Sim.1

Optimize Delete Copy Paste Optimization Method Maximize Margin Maximum Tsize Free [mm]

L				Optimization Setup		R		C	
Element		P/N	Status	Size Code	Element	Resistance	Element	Capacitance	
L1	Q Select	BLM18AG102SH1	Optim.	Free	R1	[kohm]	C1	0.1 [uF]	
L2	Q Select	LQW32FT100M0H	Optim.	Free	R2	[kohm]	C2	0.1 [uF]	
L3	Q Select	LQH3NPZ680MME	Optim.	Free	R3	1.5 [kohm]	C3	0.01 [uF]	
L4	Q Select		None		R4	1.5 [kohm]	-		
L5	Q Select		None		R5	1.5 [kohm]	-		
FB1	Q Select	BLM18KC02SH1	Optim.		-		-		

品番の選択

選択品番の表示

並列抵抗値の入力

コンデンサ値の入力

Circuit Pattern - Sim.1

Element - L1

Reset Close

Partnumber Search Inductor Search Impedance Search

part_number Inductance Size Code T (Max.) Is

1608/0603
2012/0805
3030/1212

BLM18PG121SH1		120ohm@100MHz	1608/0603	0.95	20
BLM18PG181SH1		180ohm@100MHz	1608/0603	0.95	15
BLM18PG221SH1		220ohm@100MHz	1608/0603	0.95	14
BLM18PG300SH1		30ohm@100MHz	1608/0603	0.95	10
BLM18PG330SH1		33ohm@100MHz	1608/0603	0.95	30
BLM18PG331SH1		330ohm@100MHz	1608/0603	0.95	12
BLM18PG471SH1		470ohm@100MHz	1608/0603	0.95	14
BLM18PG600SH1		60ohm@100MHz	1608/0603	0.95	1000
LQH32PH100MNC	10uH@1MHz		3225/1210	1.7	1000
LQH32PH150MNC	15uH@1MHz		3225/1210	1.7	800
LQH32PH180MNC	18uH@1MHz		3225/1210	1.7	3000
LQH32PH220MNC	22uH@1MHz		3225/1210	1.7	650
LQH32PH282MNC	2.2uH@1MHz		3225/1210	1.7	2000
LQH32PH383MNC	3.3uH@1MHz		3225/1210	1.7	1900
LQH32PH487MNC	4.7uH@1MHz		3225/1210	1.7	1600
LQH32PH688MNC	6.8uH@1MHz		3225/1210	1.7	1300
LQH32PH847MNC	0.47uH@1MHz		3225/1210	1.7	4400
LQH3NPZ100MME	10uH@1MHz		3030/1212	1.5	810
LQH3NPZ150MME	15uH@1MHz		3030/1212	1.5	660

Optimization setup

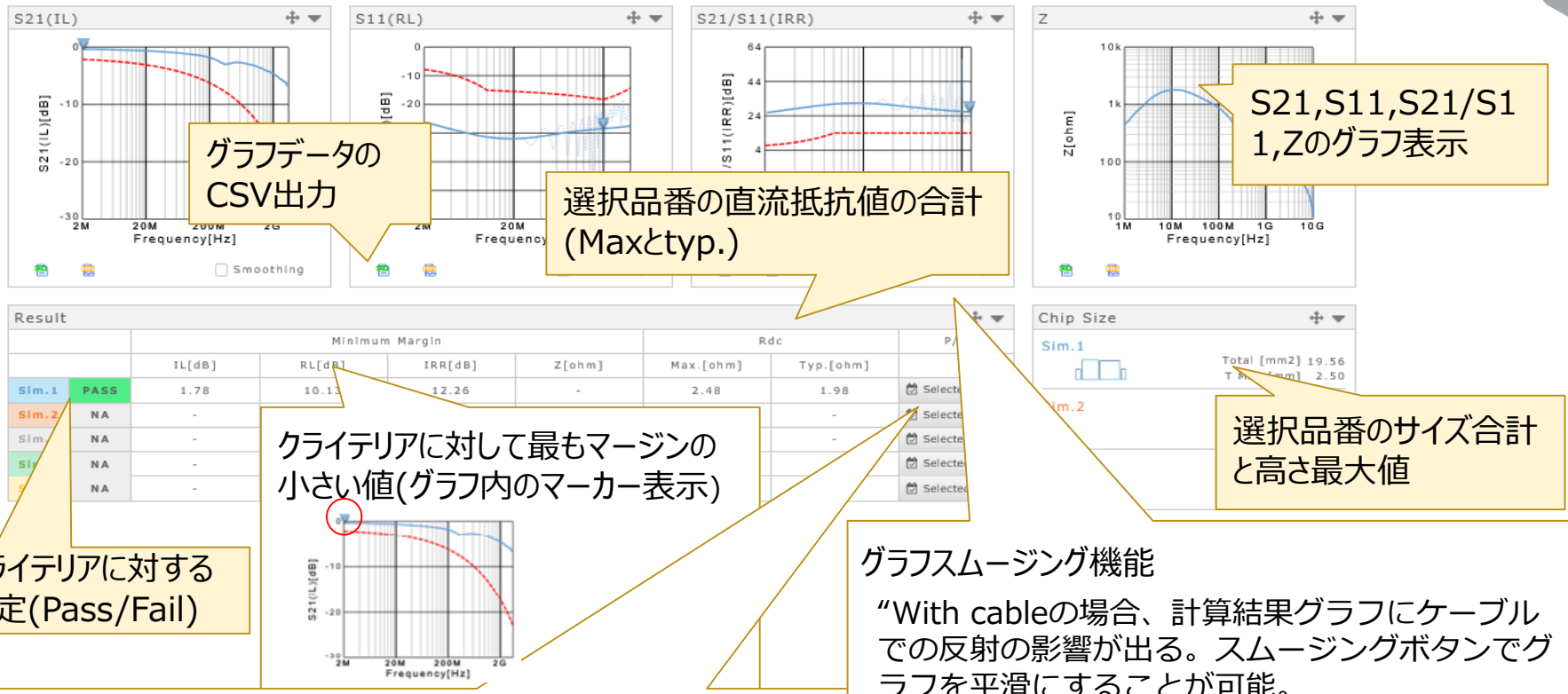
◎ Status⇒ 各素子の状態を選択。

- Optim. : “Optimize”ボタンを押すと、この素子に最適品番を自動選定
- Fix. : Optimizeボタンを押しても品番固定
- None : 自動選定されない

◎ Size code⇒ 各素子のサイズを選択。

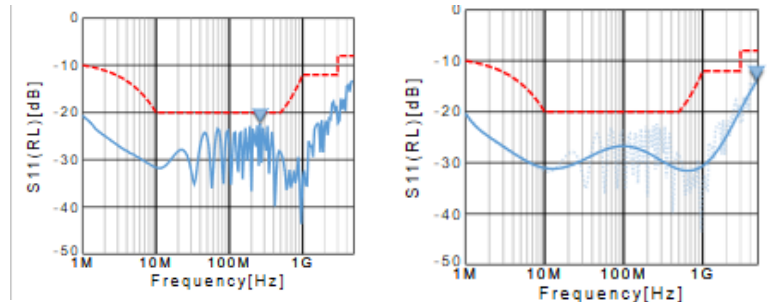
3-2, 各項目の説明

結果表示



グラフスムージング機能

“With cable”の場合、計算結果グラフにケーブルでの反射の影響が出る。スムージングボタンでグラフを平滑にすることが可能。



選定品番一覧とリンク

Circuit Pattern - Sim.1

Element	P/N	Link
L1	BLM18AG102SH1	Reference Spec Product Detail SimSurfing
L2	LQW32FT100M0H	Reference Spec Product Detail SimSurfing
L3	LQH3NPZ680MME	
L4		
L5		
FB1	BLM18KG102SH1	

品番の情報にリンクできる

- Reference Spec
- Product detailページ
- Simsurfing(単品の特性確認ができる)

3-2, 各項目の説明 その他の機能



セクションごとに移動



セクションを開閉



1, はじめに

1. PoCとは
2. PoCシステムの代表的な回路図
3. バイアスTインダクタ特性が信号品位に与える影響
4. PoCバイアスTフィルタ選定の重要性

2, ツール機能について

1. シミュレーション可能な回路
2. クライテリアについて
3. ケーブルについて
4. 基板の浮遊容量設定
5. 最適化自動選定

3, ツール概要

1. インターフェースの説明
2. 各項目の設定と結果表示

4, ツール活用事例

1. 使用事例1 (With cable回路で自動選定)
2. 使用事例2 (Without cable回路で自動選定)
3. 使用事例3 (自動選定条件を変更して比較する)
4. 使用事例4 (自動選定後にLを手動で選びなおす)
5. 使用事例5 (判定がFailになり条件緩和する)
6. 使用事例6 (L1の並列抵抗素子を削減する)



目次に戻る

使用事例1 (With cable回路で自動選定) 1/2

ADASカメラ向けPoCバイアスTフィルタの設計(ケーブルあり)

- ・電流 : 300mA
 - ・周囲温度 : 105℃
 - ・Cable length : 5m
 - ・クライテリア : Reference criteria
- 自動選定を行う

Setup Condition

Circuit & Criteria

Reference criteria

①Circuit & criteriaでWith cable/Reference criteriaを選択

Format download for Criteria Upload

DC Current: 300 [mA]

Ambient Temperature: 105 [degC]

②Current:300入力、Temperature:105℃を選択

Coaxial Cable

Length: 5 [m]

Z0: 50 [ohm]

Relative Permittivity: 1.8

Damping Constant: 0.56 [dB/m]

③Cable length:5を入力

Stray Capacity

Sim.1 Sim.2 Sim.3 Sim.4 Sim.5

Circuit Pattern - Sim.1

Optimize

④Optimizeボタンをおす

Optimization Method: Maximize Margin

Maximum Tsize: Free [mm]

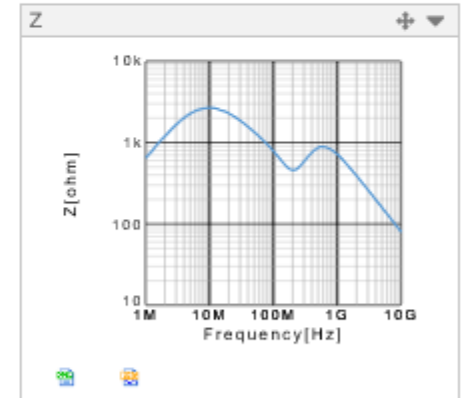
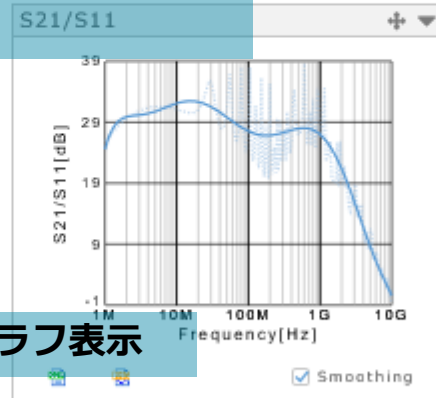
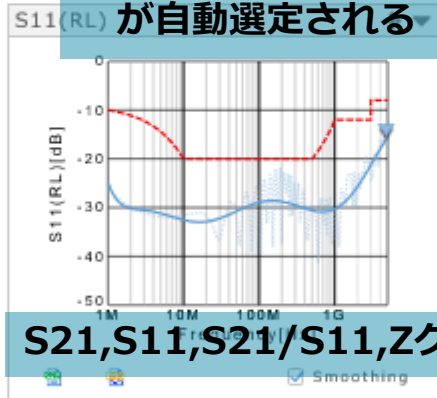
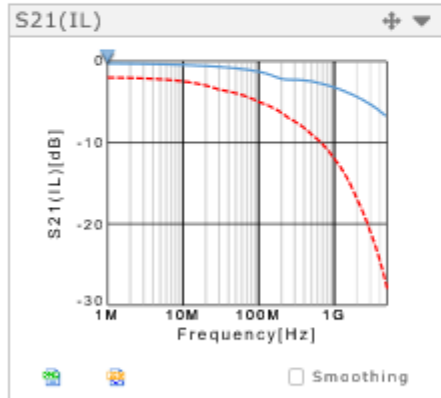
L				Optimization Setup		R		C	
Element		P/N	Status	Size Code	Element	Resistance	Element	Capacitance	
L1	Q Select	LQW18CNR47J0Z	Optim.	Free	R1	1.5 [kohm]	C1	0.1 [uF]	
L2	Q Select	LQW32FT470M0H	Optim.	Free	R2	1.5 [kohm]	C2	0.1 [uF]	
L3	Q Select	LQH3NPZ680MME	Optim.	Free	R3	1.5 [kohm]	C3	0.01 [uF]	
L4	Q Select		None	Free	R4	1.5 [kohm]	-		
L5	Q Select		None	Free	R5	1.5 [kohm]	-		
FB1	Q Select	BLM18KG102SH1	Optim.	Free	-		-		

使用事例1 (With cable回路で自動選定) 2/2

muRata

INNOVATOR IN ELECTRONICS

L			Optimization Setup			R		C	
Element		P/N				Element	Resistance	Element	Capacitance
L1	Q Select	LQW18CNR47J0Z	⑤結果が表示される この事例では L1: LQW18CNR47J0Z L2: LQW32FT470M0H L3: LQH3NPZ680MME FB: BLM18KG102SH1 が自動選定される			R1	1.5 [kohm]	C1	0.1 [uF]
L2	Q Select	LQW32FT470M0H				R2	1.5 [kohm]	C2	0.1 [uF]
L3	Q Select	LQH3NPZ680MME				R3	1.5 [kohm]	C3	0.01 [uF]
L4	Q Select					R4	1.5 [kohm]	-	
L5	Q Select					R5	1.5 [kohm]	-	
FB1	Q Select	BLM18KG102SH1						-	



S21,S11,S21/S11,Zグラフ表示

Result						
Minimum Margin				Rdc		P/N
S21[dB]	S11[dB]	S21/S11[dB]	Z[ohm]	Max.[ohm]	Typ.[ohm]	
Sim.1 PASS 1.73	7.51	-	-	2.93	2.47	Selected Items

Chip Size	
Sim.1	
Total [mm2]	19.56
T Max.[mm]	2.50

クライテリアに対するPass or Fail, マージン, トータルDCRと面積が表示される

使用事例2 (Without cable回路で自動選定) 1/2

ADASカメラ向けPoCバイアスTフィルタの設計(ケーブルなし)

- ・ 電流 : 300mA
 - ・ 周囲温度 : 85℃
 - ・ クライテリア : Reference criteria
- 自動選定を行う

Setup Condition

Circuit & Criteria

Reference criteria

Format download for Criteria Upload

DC Current: 300 [mA]

Ambient Temperature: 85 [degC]

Coaxial Cable

Length: 5 [m]

Z0: 51.5 [ohm]

Relative Permittivity: 1.6 []

Damping Constant: 0.56 [dB/m]

1000 [MHz]

Stray Capacity

①Circuit & criteriaでWithout cable/Reference criteriaを選択

②Current:300入力、Temperature:85℃を選択

Sim.1

Sim.2

Sim.3

Sim.4

Sim.5

Circuit Pattern - Sim.1

Optimize

Delete

Copy

Paste

Optimization Method: Maximize Margin

Maximum Tsize: Free [mm]

③Optimizeボタンをおす

Optimization Setup				R		C		
Element		P/N	Status	Size Code	Element	Resistance	Element	Capacitance
L1	Q Select	LQW18CNR47J0Z	Optim.	Free	R1	1.5 [kohm]	C1	0.1 [uF]
L2	Q Select	LQW32FT100M0H	Optim.	Free	R2	1.5 [kohm]	C2	0.1 [uF]
L3	Q Select	LQH44PH1S1MPR	Optim.	Free	R3	1.5 [kohm]	C3	0.01 [uF]
L4	Q Select		None	Free	R4	1.5 [kohm]	-	
L5	Q Select		None	Free	R5	1.5 [kohm]	-	
FB1	Q Select	BLM18KG102SH1	Optim.	Free	-		-	

使用事例2 (Without cable回路で自動選定) 2/2

muRata

INNOVATOR IN ELECTRONICS

L			Optimization Setup			R		C	
Element		P/N	Status	Size Code	Element	Resistance		Element	Capacitance
L1	Q Select	LQW18CNR47J0Z	Optim.		R1	1.5	[kohm]	C1	0.1 [uF]
L2	Q Select	LQW32FT100M0H	Optim.		R2	1.5	[kohm]	C2	0.1 [uF]
L3	Q Select	LQH44PH151MPR	Optim.			1.5	[kohm]	C3	0.01 [uF]
L4	Q Select		None			1.5	[kohm]	-	
L5	Q Select		None			1.5	[kohm]	-	
FB1	Q Select	BLM18KG102SH1	Optim.					-	

⑤結果が表示される

この事例では

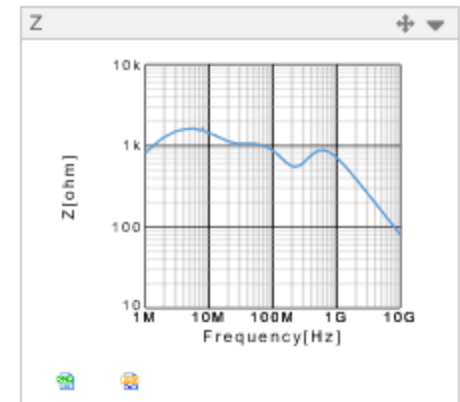
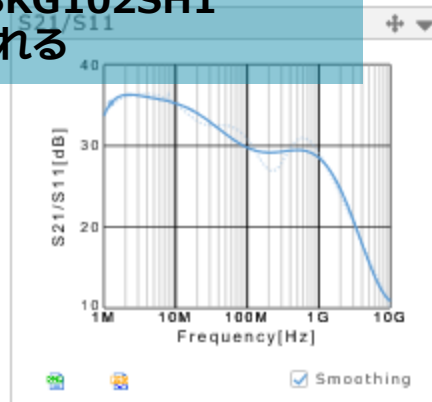
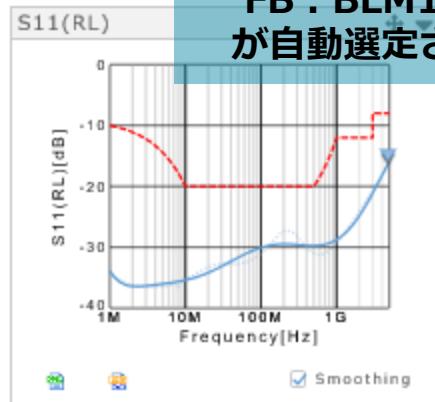
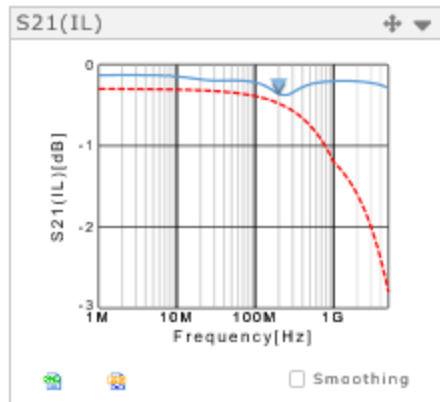
L1 : LQW18CNR47J0Z

L2 : LQW32FT100M0H

L3 : LQH44PH151HPR

FB : BLM18KG102SH1

が自動選定される



Result							
Minimum Margin				Rdc		P/N	
Sim.1	PASS	S21[dB]	S11[dB]	S21/S11[dB]	Z[ohm]	Max.[ohm]	Typ.[ohm]
		0.12	7.91	-	-	3.69	3.06

S21,S11,S21/S11,Zグラフ表示

Chip Size		
Sim.1		Total [mm2] 26.56
		T Max.[mm] 2.50

クライテリアに対するPass or Fail, マージン, トータルDCRと面積が表示される

使用事例3 (自動選定条件を変更して比較する) 1/2

muRata

INNOVATOR IN ELECTRONICS

ADASカメラ向けPoCバイアスTフィルタの設計

- ・ 電流 : 500mA
- ・ 周囲温度 : 105℃
- ・ Cable length : 10m
- ・ クライテリア : Reference criteria

“Optimization method”として最大マージンと最小サイズを選択した場合の結果を比較

①Circuit & criteriaでWith cable/Reference criteriaを選択

③Cable length:10を入力

②Current:500入力、Temperature:105℃を選択

Blas-T Inductor Selection Tool

Setup Condition

Circuit & Criteria

Reference criteria

DC Current 500 [mA]

Ambient Temperature 25 [degC]

Error

Over Rated Current

Circuit Pattern A: BLM18AG102SH1, LQH3NPZ680MME

please choose action:

☒ Delete items that do not meet the conditions

☐ Restore the conditions

※入力前の電流値が500mAより小さい場合メッセージが表示。
“Delete items that do not meet the condition”選択肢OKクリック

使用事例3 (自動選定条件を変更して比較する) 2/2

muRata

INNOVATOR IN ELECTRONICS

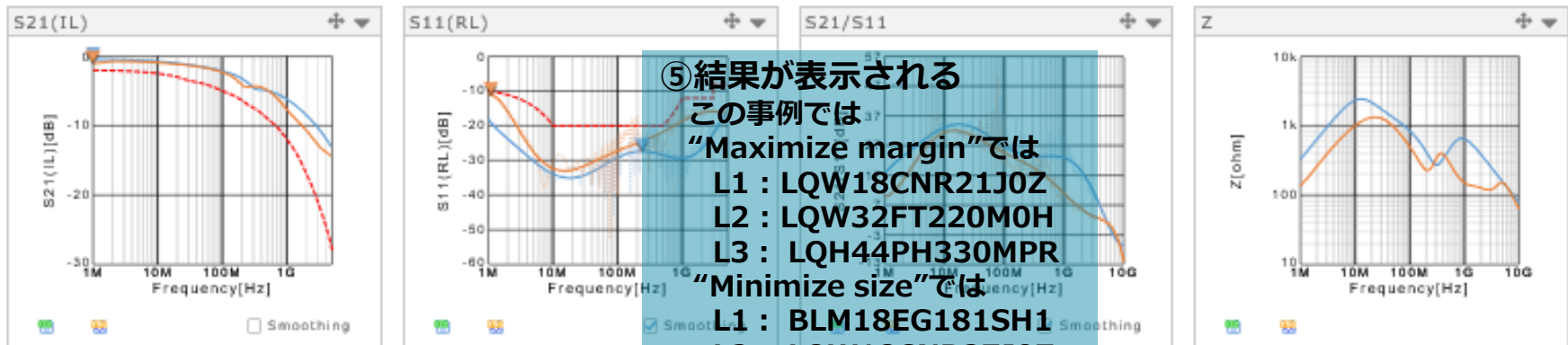
Sim.1 Sim.2 Sim.3 Sim.4 Sim.5

Circuit Pattern - Sim.2

Optimize Delete Copy Paste Optimization Method Minimize Size Maximum Tsize Free (mm)

L			Optimization Setup		R		C	
Element		P/N	Status	Size Code	Element	Resistance	Element	Capacitance
L1	Q Select	BLM18EG181SH1	Optim.	Free	R1	1.5 (kohm)	C1	0.1 (uF)
L2	Q Select	LQW18CNR27J0Z	Optim.	Free	R2	1.5 (kohm)	C2	0.1 (uF)
L3	Q Select	LQW32FT220M0H	Optim.	Free	R3	1.5 (kohm)	C3	0.1 (uF)
L4	Q Select		None	Free	R4	1.5 (kohm)	C4	0.1 (uF)
L5	Q Select		None	Free	R5	1.5 (kohm)	C5	0.1 (uF)
FB1	Q Select	BLM18KG102SH1	Optim.	Free				

④ Sim1のOptimization method : Maximize margin
Sim2のOptimization method : Minimize size
でOptimizeボタンクリック



Result		Minimum Margin					P/N
		S21[dB]	S11[dB]	S21/S11[dB]	Z[ohm]	Max.[ohm]	
Sim.1	PASS	1.56	7.36	-	-	1.52	1.28
Sim.2	PASS	0.95	1.00	-	-	1.03	0.87
Sim.3	NA	-	-	-	-	-	-

Chip Size		Total [mm ²]	T Max.[mm]
Sim.1		26.56	2.50
Sim.2		11.84	2.50

グラフ、マージン値、サイズイメージ、トータルDCR値、トータルサイズ値などが比較可能

使用事例4 (自動選定後にLを手動で選びなおす) 1/3

muRata

INNOVATOR IN ELECTRONICS

ADASカメラ向けPoCバイアスTフィルタの設計

- ・電流 : 400mA
- ・周囲温度 : 105°C
- ・基板のみ
- ・クライテリア : Reference Criteria

自動選定後、L1の素子を選びなおして比較する。

Setup Condition

Circuit & Criteria

Reference criteria

①Circuit & criteriaでWithout cable/Reference criteriaを選択

Format download for Criteria Upload

DC Current: 400 [mA]

Ambient Temperature: 105 [degC]

②Current:400入力、Temperature:105°Cを選択

Coaxial Cable

Length: 5 [m]

Z0: 51.5 [ohm]

Relative Permittivity: 1.6 []

Damping Constant: 0.56 [dB/m]

Sim.1 Sim.2 Sim.3 Sim.4 Sim.5

Circuit Pattern - Sim.1

Optimize

③Optimizeボタンをおす

Optimization Method: Maximize Margin

Maximum Tsize: Free [mm]

④結果が表示される

この事例では

“Maximize margin”では

L1 : LQW18CNR39J0Z

L2 : LQW32FT4R7M0H

L3 : LQH44PH330MPR

が自動選定される

Element	P/N	Status	Size	Code	Resistance	Element	Capacitance
L1	LQW18CNR39J0Z	Optim.	Free			C1	0.1 [uF]
L2	LQW32FT4R7M0H	Optim.	Free			C2	0.1 [uF]
L3	LQH44PH330MPR	Optim.	Free			C3	0.01 [uF]
L4		None	Free			-	
L5		None	Free			-	
FB1	BLM18KG102SH1	Optim.	Free		1.5	-	

使用事例4 (自動選定後にLを手動で選びなおす) 2/3

muRata

INNOVATOR IN ELECTRONICS

Sim.1 Sim.2 Sim.3 Sim.4 Sim.5

Circuit Pattern - Sim.1

Optimize Delete Copy Paste Optimization Method Maximize Margin Maximum Tsize Free [mm]

⑤ Sim1で選択された品名をCopyする

Element		P/N	Optimization Setup	Resistance	Element	Capacitance
L1	Q Select	LQW18CNR39J0Z	Optim. Free	R1 1.5 [kohm]	C1	0.1 [uF]
L2	Q Select	LQW32FT4R7M0H	Optim. Free	R2 1.5 [kohm]	C2	0.1 [uF]
L3	Q Select	LQH44PH330MPR	Optim. Free	R3 1.5 [kohm]	C3	0.01 [uF]
L4	Q Select		None Free	R4 1.5 [kohm]	-	
L5	Q Select		None Free	R5 1.5 [kohm]	-	
FB1	Q Select	BLM18KG102SH1	Optim. Free	-	-	

Sim.1 Sim.2 Sim.3 Sim.4 Sim.5

Circuit Pattern - Sim.2

Optimize Delete Copy Paste Optimization Method Maximize Margin Maximum Tsize Free

⑥ Sim2を選択

⑦ PasteをクリックしSim1の品番を張り付ける

⑧ L1のSelectをクリック

⑨ インダクタを選択する

LQW18CNR39J0ZをBLM18HE152SH1に変更してみる

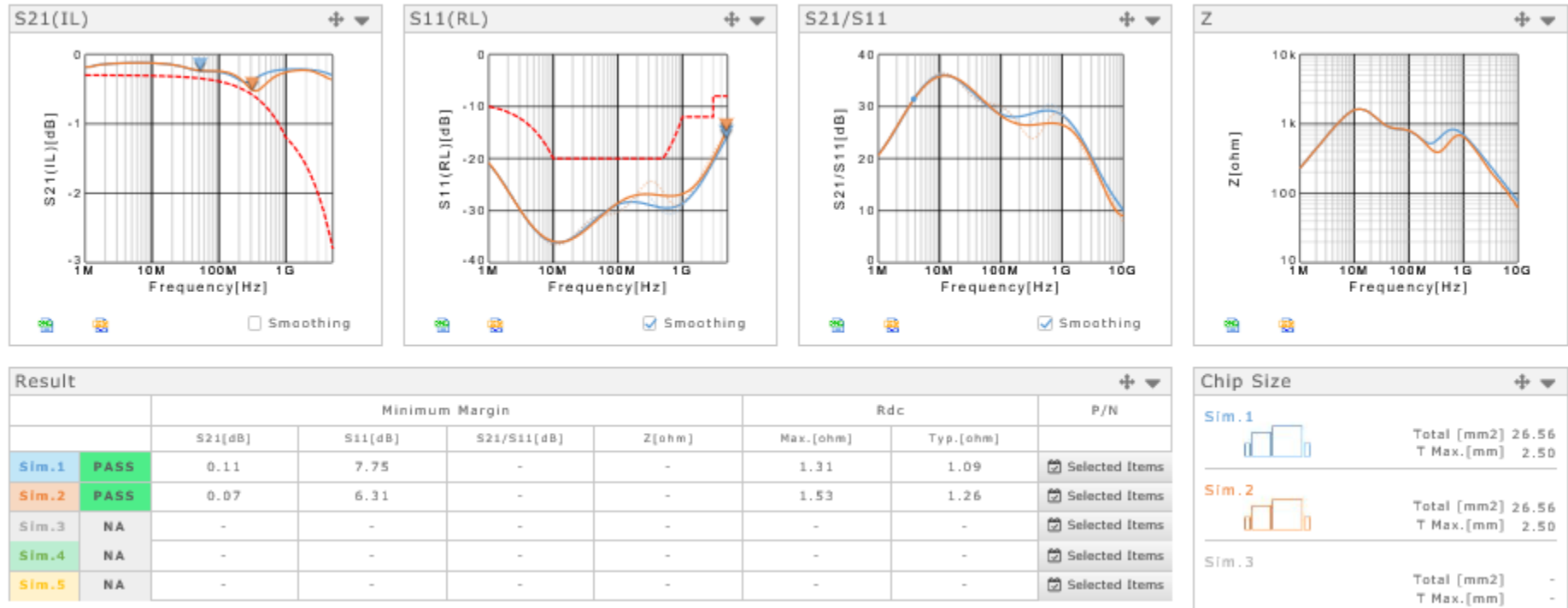
Element		P/N	Optimization Setup
L1	Q Select	BLM18HE152SH1	Optim. Free
L2	Q Select	LQW32FT4R7M0H	Optim. Free
L3	Q Select	LQH44PH330MPR	Optim. Free
L4	Q Select		None Free
L5	Q Select		None Free
FB1	Q Select	BLM18KG102SH1	Optim. Free

Partnumber	Search part_number	Inductance	DC Current	Temperature	Rdc (Max.)	Rdc (Typ.)	Operating Temp. (Min)	Operating Temp. (Max)	Application			
BLM18PG300SH1	300ohm@100MHz	1608/0603	0.95	1000	1000	1000	0.05	0.02	-55	125	Powertrain/Safety	
BLM18PG330SH1	330ohm@100MHz	1608/0603	0.95	3000	3000	2000	1500	0.025	0.01	-55	125	Powertrain/Safety
BLM18PG331SH1	330ohm@100MHz	1608/0603	0.95	1200	1200	1100	1050	0.15	0.08	-55	125	Powertrain/Safety
BLM18PG471SH1	470ohm@100MHz	1608/0603	0.95	1200	1200	1100	1050	0.15	0.08	-55	125	Powertrain/Safety
BLM18PG600SH1	600ohm@100MHz	1608/0603	0.95	1200	1200	1100	1050	0.15	0.08	-55	125	Powertrain/Safety
LQH32PH180NNC	1uH@1MHz	3225/1212	1.7	3000	2500	1300	600	0.0432	0.036	-40	105	Powertrain/Safety
LQH32PH282NNC	2.2uH@1MHz	3225/1212	1.7	1600	1200	610	305	0.186	0.155	-40	105	Powertrain/Safety
LQH32PH383NNC	3.3uH@1MHz	3225/1212	1.7	1600	1200	610	305	0.264	0.22	-40	105	Powertrain/Safety
LQH32PH487NNC	4.7uH@1MHz	3225/1212	1.7	1600	1200	610	305	0.0288	0.024	-40	105	Powertrain/Safety
LQH32PH687NNC	6.8uH@1MHz	3225/1212	1.7	1600	1200	610	305	0.228	0.19	-40	105	Infotainment
LQH3NP2100MME	10uH@1MHz	3030/1212	1.5	810	1280	800	400	0.348	0.29	-40	105	Infotainment
LQH3NP2150MME	15uH@1MHz	3030/1212	1.5	660	1020	620	310	0.03	0.025	-40	105	Infotainment
LQH3NP2180MME	18uH@1MHz	3030/1212	1.5	2350	3000	1600	800	0.48	0.4	-40	105	Infotainment
LQH3NP2220MME	22uH@1MHz	3030/1212	1.5	570	860	540	270	0.078	0.065	-40	105	Infotainment
LQH3NP2282MME	2.2uH@1MHz	3030/1212	1.5	1800	2100	1220	610	0.1008	0.084	-40	105	Infotainment
LQH3NP2383MME	3.3uH@1MHz	3030/1212	1.5	1520	1900	1150	575	0.12	0.1	-40	105	Infotainment
LQH3NP2487MME	4.7uH@1MHz	3030/1212	1.5	1300	1700	1000	500				105	Infotainment

使用事例4 (自動選定後にLを手動で選びなおす) 3/3

muRata

INNOVATOR IN ELECTRONICS



(10)結果が表示される
L1が
LQW18CNR39J0Zの場合と
BLM18HE152SH1の場合の
比較ができる

使用事例5 (判定がFailになり条件緩和する) 1/3

ADASカメラ向けPoCバイアスTフィルタの設計

- ・電流 400mA
- ・周囲温度 : 125°C
- ・Cable(for high speed) : 15m
- ・Reference Criteria

自動選定でFailになり、温度条件を緩和する事例

①Circuit & criteriaでWith cable/Reference criteriaを選択

②Current:400入力、Temperature:125°Cを選択

③Cable length:15を入力

④Optimizeボタンをおす

Sim.	Minimum Margin	Rdc	P/N
Sim.1	0.70	51.5	0.95

⑤Resultが“Fail”になる

このケースでは温度条件125°C、ケーブル長15m条件が厳しいため
クライテリアをPassする組み合わせが存在しない

使用事例5 (判定がFailになり条件緩和する) 2/3

muRata

INNOVATOR IN ELECTRONICS

i 温度を緩和(125℃→105℃)

DC Current: 400 [mA]
Ambient Temperature: 105 [degC]
Relative Permittivity: 1.6 [1]
Damping Constant: 0.55 [dB/m]
Frequency: 1000 [MHz]

⑥ Temperatureを125℃⇒105℃に緩和

Sim.1 Sim.2 Sim.3 Sim.4 Sim.5

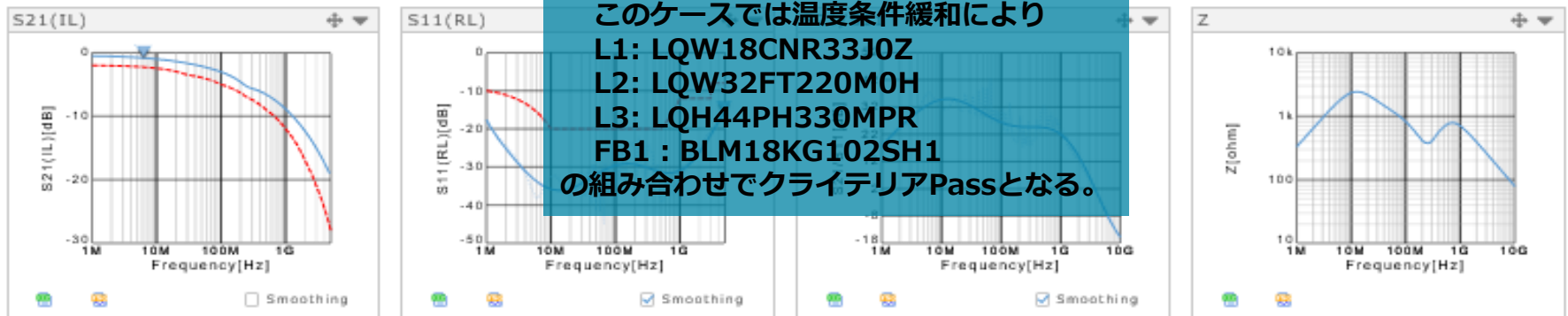
Circuit Pattern - Sim.1

Optimize Delete Copy Paste Optimization Method: Maximize Margin Maximum Tsize: Free [mm]

⑦ Optimizeボタンをおす

L				R		C	
Element	P/N	Status	Size Code	Element	Resistance	Element	Capacitance
L1	Q Select LQW18CNR33J0Z	Optim.	Free	R1	1.5 [kohm]	C1	0.1 [uF]
L2	Q Select LQW32FT220M0H	Optim.	Free	R2	1.5 [kohm]	C2	0.1 [uF]
L3	Q Select LQH44PH330MPR	Optim.	Free	R3	1.5 [kohm]	C3	0.01 [uF]
L4	Q Select	None	Free	R4	1.5 [kohm]	-	-
L5	Q Select	None	Free	R5	1.5 [kohm]	-	-
FB1	Q Select BLM18KG102SH1	Optim.	-	-	-	-	-

⑧ 結果が表示される



Result					Rdc		P/N
	S21[dB]	S11[dB]	S21/S11[dB]	Z[ohm]	Max.[ohm]	Typ.[ohm]	
Sim.1	PASS	1.44	7.42	-	-	1.62	1.37

Chip Size	
Sim.1	Total [mm2] 26.56 T Max.[mm] 2.50

使用事例5 (判定がFailになり条件緩和する) 3/3

muRata

INNOVATOR IN ELECTRONICS

ii, 温度を緩和(125℃→115℃)+インダクタ直列数増やす

DC Current: 400 [mA]
Ambient Temperature: 115 [degC]

⑥ Temperatureを125℃⇒115℃に緩和
(115℃に緩和だけではPassしない)

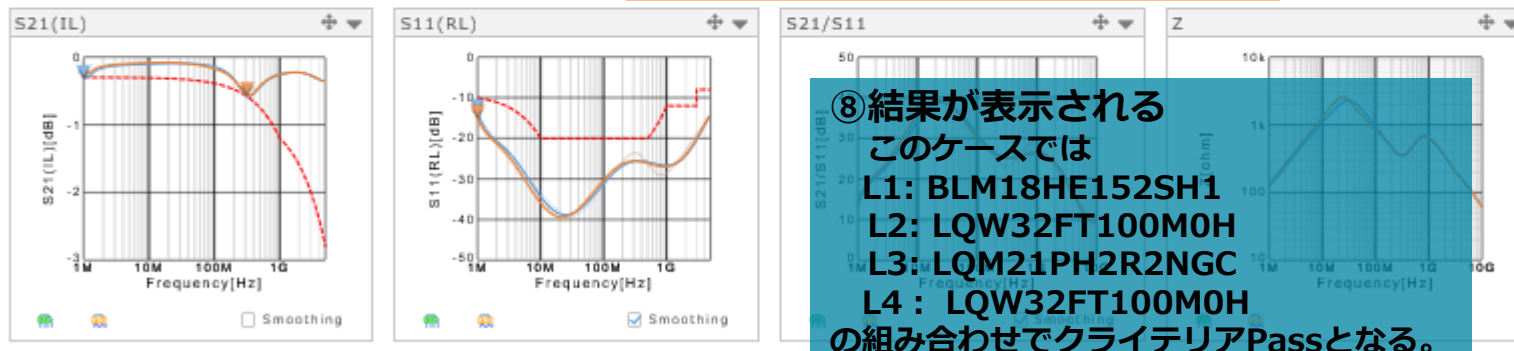
Circuit Pattern - Sim.2

Optimize [X] Delete [X] Copy [X] Paste [X] Optimization Method: Minimize Size Maximum Tsize: Free [mm]

Optimization Setup				R		C	
Element	P/N	Status	Size Code	Element	Resistance	Element	Capacitance
L1	BLM18HE152SH1	Optim.	Free	R1	1.5 [kohm]	C1	0.1 [uF]
L2	LQW32FT100M0H	Optim.	Free	R2	1.5 [kohm]	C2	0.1 [uF]
L3	LQM21PH2R2NGC	Optim.	Free	R3	1.5 [kohm]	C3	0.01 [uF]
L4	LQW32FT100M0H	Optim.	Free				
L5		None	Free				
FB1	BLM18KG102SH1	Optim.	Free				

⑧ Optimizeボタンをおす

⑦ L4のStatusを“Optim.”選択
(インダクタ並列数を4つにする)



Result		Minimum Margin				Rdc		P/N
		S21[dB]	S11[dB]	S21/S11[dB]	Z[ohm]	Max.[ohm]	Typ.[ohm]	
Sim.1	FAIL	-0.01	3.43	-	-	1.50	1.25	Selected Items
Sim.2	PASS	0.02	4.93	-	-	1.79	1.48	Selected Items
Sim.3	NA	-	-	-	-	-	-	Selected Items

Chip Size	
Sim.1	Total [mm ²] 18.56 T Max.[mm] 2.50
Sim.2	Total [mm ²] 20.96 T Max.[mm] 2.50

使用事例6 (L1の並列抵抗素子を削減する) 1/2

ADASカメラ向けPoCバイアスTフィルタの設計(Without cable)

- ・電流 400mA
- ・周囲温度 : 105℃
- ・Reference Criteria

L1の並列抵抗素子を削減する事例

Setup Condition

Circuit & Criteria

Reference criteria

Coaxial Cable

Cable for High Speed

DC Current

400 [mA]

Ambient Temperature

105 [degC]

Z0

51.5 [ohm]

Relative Permittivity

1.6 []

Damping Constant

0.56 [dB/m]

①Circuit & criteriaでWithout cable/Reference criteriaを選択

②Current:400入力、Temperature:105℃を選択

Sim.1 Sim.2 Sim.3 Sim.4

Circuit

③Optimizeボタンをおす

Optimize

Delete

Copy

Paste

Optimization Method

Maximize Margin

Maximum Tsize

Free [mm]

Delete All Selected Partnumber

L			R		C	
Element		P/N	Element	Resistance	Element	Capacitance
L1	Q Select	LQW18CNR39J0Z	R1	1.5 [kohm]	C1	0.1 [uF]
L2	Q Select	LQW32FT2R7M0H	R2	1.5 [kohm]	C2	0.1 [uF]
L3	Q Select	LQH44PH330MPR	R3	1.5 [kohm]	C3	0.01 [uF]
L4	Q Select		R4	1.5 [kohm]	-	
L5	Q Select		R5	1.5 [kohm]	-	
FB1	Q Select	BLM18KG102SH1	-		-	

④結果が表示される
この事例では
L1 : LQW18CNR39J0Z
L2 : LQW32FT2R7M0H
L3 : LQH44PH330HPR
FB : BLM18KG102SH1
が自動選定される

使用事例6 (L1の並列抵抗素子を削減する) 2/2

Sim.1

Sim.2

⑤ Sim2を選択する

Circuit Pattern - Sim.2

▶ Optimize

✖ Delete

📄 Copy

📄 Paste

Optimization Method

Maximize Margin

Maximum Tsize

Free

[mm]

L		Optimization Setup	
Element		Status	Size Code
L1	Q Select	✖ Optim.	▲ Free
L2	Q Select	✖ Optim.	▲ Free
L3	Q Select	✖ Optim.	▲ Free
L4	Q Select	✖ None	▲ Free
L5	Q Select	✖ None	▲ Free
FB1	Q Select	✖ Optim.	▲ Free

R		C	
Element	Resistance	Element	Capacitance
▲ R1	1.5 [kohm]	▲ C1	0.1 [uF]
▲ R2	1.5 [kohm]	▲ C2	0.1 [uF]
▲ R3	1.5 [kohm]	▲ C3	0.01 [uF]
▲ R5	1.5 [kohm]	▲ -	
▲ -		▲ -	

⑧ Optimizeボタンをおす

⑦ Optimization methodで Maximize margin を選択する

⑥ R1の値を削除する

L			Optimization Setup		R		C	
Element		P/N	Status	Size Code	Element	Resistance	Element	Capacitance
L1	Q Select	BLM18HE152SH1	✖ Optim.	▲ Free	▲ R1	[kohm]	▲ C1	0.1 [uF]
L2	Q Select	LQW32FT2R7M0H	✖ Optim.	▲ Free	▲ R2	1.5 [kohm]	▲ C2	0.1 [uF]
L3	Q Select	LQH44PH470M0H	✖ Optim.	▲ Free	▲ R3	1.5 [kohm]	▲ C3	0.01 [uF]
L4	Q Select		✖ None	▲ Free	▲ R5	1.5 [kohm]	▲ -	
L5	Q Select		✖ None	▲ Free				
FB1	Q Select	BLM18KG102SH1	✖ Optim.	▲ Free				

④ 結果が表示される
R1を削除した場合
L1 : BLM18HE152SH1
L2 : LQW32FT2R7M0H
L3 : LQH44PH470HPR
FB : BLM18KG102SH1
が自動選定される

(※) L1にフェライトビーズを選択すればL1の並列抵抗(R1)を削減できるケースがある。

